

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06123878 A**

(43) Date of publication of application: **06.05.94**

(51) Int. Cl. **G02F 1/133**
G02F 1/133
G02F 1/136
G09G 3/20
G09G 3/36
H01L 29/784

(21) Application number: **03087776**

(22) Date of filing: **27.03.91**

(71) Applicant: **SEMICONDUCTOR ENERGY LAB
CO LTD**

(72) Inventor: **HIROKI MASAOKI
MASE AKIRA
YAMAZAKI SHUNPEI**

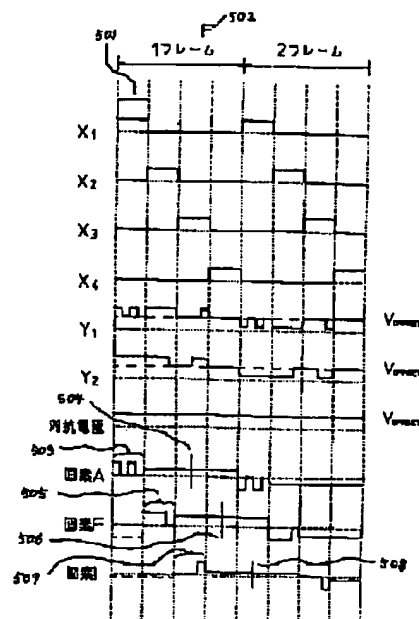
(54) ELECTRO-OPTICAL DEVICE

(57) Abstract:

PURPOSE: To enable a gradation display in a digital system.

CONSTITUTION: The gradation display is enabled according to time divisions 503, 505, 507 of a unit time writing in a pixel without revising 1 frame time being the time writing 1 picture by performing the time division of the unit time 501 writing in the pixel in an active liquid crystal electro-optical device.

COPYRIGHT: (C)1994,JPO&Japio



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-123878

(43)公開日 平成6年(1994)5月6日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 7 5	9226-2K		
	5 5 0	9226-2K		
1/136	5 0 0	9018-2K		
G 0 9 G 3/20	K	7335-5G		
		9056-4M		
			H 0 1 L 29/ 78	3 1 1 A
			審査請求 有	請求項の数7(全 23 頁) 最終頁に続く

(21)出願番号 特願平3-87776

(22)出願日 平成3年(1991)3月27日

(71)出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72)発明者 廣木 正明

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72)発明者 間瀬 晃

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72)発明者 山崎 舜平

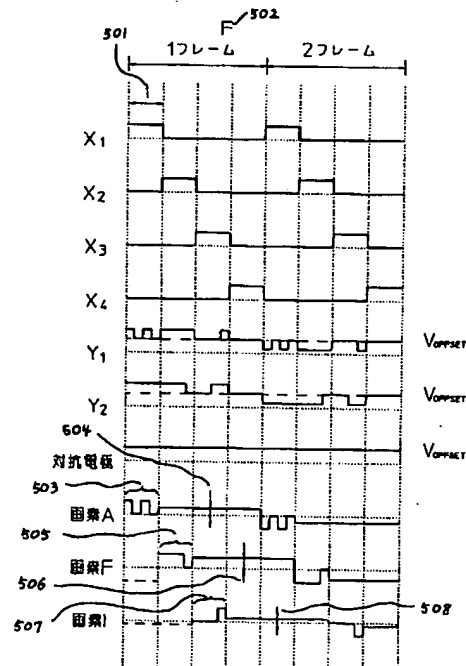
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(54)【発明の名称】 電気光学装置

(57)【要約】

【目的】 デジタル方式の諧調表示を可能にする。

【構成】 アクティブ型の液晶電気光学装置において、画素に書き込みをする単位時間501を時分割することによって、1画面を書き込む時間である1フレームの時間を変更することなく、画素に書き込みをする単位時間の時分割503、505、507に応じて諧調表示を可能とする。



【特許請求の範囲】

【請求項1】基板上にマトリックス構成を有する信号線とそれぞれの画素電極にnチャンネル型薄膜トランジスタを設け、該薄膜トランジスタの入出力側の一方を前記画素電極へ、他の一方を前記マトリックス構成を有する一対の信号線の第1の信号線へ接続し、かつ前記薄膜トランジスタのゲートを前記マトリックス構成を有する信号線の第2の信号線へ接続した電気回路を有する第一の基板と、基板上に電極およびリードを有する第2の基板によって、少なくとも液晶組成物または液晶組成物を含む混合物を挟持した液晶表示装置において、任意の画素に書き込む単位時間 t と1画面を書き込む時間 F で関係される表示タイミングを有する表示駆動方式を用いた表示装置の階調表示を、前記時間 F を変更すること無しに前記時間 t の書き込み時間中の信号を時分割とし、分割の割合に応じた階調を表示可能にしたことを特徴とする電気光学装置。

【請求項2】請求項1において、液晶組成物は強誘電性を示すことを特徴とする電気光学装置。

【請求項3】請求項1において、液晶組成物はネマチック液晶を主体とすることを特徴とする電気光学装置。

【請求項4】請求項1において、液晶組成物はコレステリック液晶を主体とすることを特徴とする電気光学装置。

【請求項5】請求項1において、液晶組成物を含む混合物はネマチック液晶を有機樹脂中に分散させたことを特徴とする電気光学装置。

【請求項6】請求項1において、液晶組成物を含む混合物はコレステリック液晶を有機樹脂中に分散させたことを特徴とする電気光学装置。

【請求項7】請求項1において、液晶組成物を含む混合物はスメクチック液晶を有機樹脂中に分散させたことを特徴とする電気光学装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブ型液晶電気光学装置、特にアクティブ型液晶電気光学装置に関するもので、明確な階調のレベルを設定できるようにしたものである。

【0002】

【従来の技術】液晶組成物はその物質特性から、分子軸に対して水平方向と垂直方向の誘電率が異なるため、外部の電界に対して水平方向に配列したり、垂直方向に配列したりさせることが容易にできる。液晶電気光学装置はこの誘電率の異方性を利用して、光の透過光量または分散量を制御することで、ON/OFFの表示を行っている。

【0003】図1にネマチック液晶の電気光学特性を示す。印加電圧が小さい V_a （A点101）のときには、透過光量がほぼ0%、 V_b （B点102）の場合には3

0%ほど、 V_c （C点103）の場合には80%ほど、 V_d （D点104）の場合には100%ほどになる。つまり、A、D点のみを利用すれば、白黒の2階調表示が、B、C点のように電気光学特性の立ち上がりの部分を利用すれば、中間階調表示が可能となる。本発明者が確認した具体的電圧としては、 $V_a=2.0V$ 、 $V_b=2.18V$ 、 $V_c=2.3V$ 、 $V_d=2.5V$ であった。

【0004】従来、TFTを利用した液晶電気光学装置の階調表示の場合、TFTのゲート印加電圧もしくはソース・ドレイン間の印加電圧を変化させてアナログ的に電圧を調整し、階調表示をおこなっていた。

【0005】

【発明が解決しようとする課題】TFTを利用した液晶電気光学装置の階調表示の方法に関して、さらに詳しい説明をくわえる。従来液晶電気光学装置に用いられているnチャンネル型薄膜トランジスタは、図2に示すような電圧電流特性を持っている。図2に示した電圧電流特性はアモルファスシリコンを用いたnチャンネル型薄膜トランジスタの特性201と、ポリシリコンを用いたnチャンネル型薄膜トランジスタの特性202である。

【0006】ゲート電極に加える電圧をアナログ的に制御することで、ドレイン電流を制御することが出来ひいてはソース・ドレイン間の抵抗値を変化させることとなる。その結果、直列接合された液晶に加わる電界の大きさをその抵抗分割によって、任意に変化させることができる。これによって、階調表示が可能になっている。また、この逆でゲート電極を走査側信号線に接続し、ソース・ドレイン間電圧を変化させて、液晶に加える電界値そのものを任意に制御する方法もある。

【0007】どちらの手法にしても、TFTの特性に大きく依存したアナログ的な階調表示方式であることに違いはない。しかしながら、マトリクス構成をなす多数のTFT素子の全てが均一な特性を有するように作成するのは難しく、特に階調表示に必要な中間の電圧の微調整は今の技術では、非常に困難を要しているのが現状である。図2に示したネマチック液晶の電気光学特性からもわかる様に、暗状態の境界値である2.08V付近から明状態の境界値である2.40V付近までの0.32V間で全ての階調表示を行なわねばならない。16階調を過程した場合、平均0.02V間隔でのコントロールが必要となる。

【0008】もし、図1に示すA点101とD点104の様な、液晶が完全にON/OFFする部分でコントロールした場合、その電圧差は0.5V以上とすることが出来るために、TFTの面内特性ばらつきを十分緩和するに値する。複数の書き込みフレームを利用して、例えば10フレーム中6フレームをON（2.5V）にして、残り4フレームをOFF（2.0V）にしてやることで、書き込み平均電圧は2.3Vとなり、中間階調表示が可能

となる。

【0009】しかしながらこの様にした場合、複数フレームを利用するために、人間の視覚で確認できる30Hz以下の表示になる危険性が発生して、条件によってはフリッカー等の表示不良の原因となっていた。これを防止する方法として、駆動周波数の高速化も提案されているが、ドライバーICのデータ転送速度にも、20MHz程度と限界があり、困難を要していた。

【0010】

【問題を解決するための手段】そこで本発明では、従来のアナログの階調表示ではなく、デジタル的階調表示を行うことで、明確な階調表示レベルを液晶に供給する手段を提案するものであり、且つその際に、従来提案されているような単純に駆動周波数を上げて階調表示を行う方法ではなく、データの転送周波数と階調表示用周波数を独立させて、フレーム周波数の変化をさせない状態でデジタル階調表示を行うことに特徴を有する。

【0011】アクティブマトリクス型液晶電気光学装置において、任意の画素に書き込む単位時間 t と1画面を書き込む時間 F で関係される表示タイミングを有する表示駆動方式を用いた電気光学装置の階調表示を、前記時間 F を変更すること無しに前記時間 t の書き込み時間中の信号を時分割とし、このことによって時間 t に画素の液晶に加わる電界の平均値を分割の割合に応じて変化させ、階調を表示可能にしたことを特徴としている。

【0012】詳細な説明のために図3に示す様な4×4のマトリクスを用いる。図4には、図3に示すマトリクスを駆動させる駆動波形を示す。従来の電気光学装置の場合図3に示す様に、データ方向の信号線301～304の電界の強さの強弱で305～308に示すような画素電極にかかる電界が決まり、それによって液晶の透過率が決定される。なお図3と図4の符号が対応していることはいうまでもない。

【0013】本発明では、このようなアナログ的な階調制御を行うのでは無く、図5に示す様に、任意の画素に書き込む単位時間 t 501の書き込み時間中の信号を時分割とし、分割数分の階調を表示可能にしている。その際、書き込み時間における電界変化503、505、507が図1のように変化した場合、非書き込み時間ではその平均値504、506、508のようになり、明快な階調表示が可能となっている。

【0014】情報信号側のデータ転送速度は、例えば1920×400ドット構成の液晶電気光学装置の場合、8ビットパラレル転送で、5.76MHzのクロック周波数が必要となる。これに、従来の複数フレーム方式を用いた場合、10フレームを利用するならば単純に57.6MHzのクロック周波数が必要となるのである。しかしながら、本発明の場合、階調表示用のクロック周波数を独立してとるため、最大8MHzの駆動能力を有するICを用いた場合、約166階調まで、表示可

能となる。12.3MHzの駆動ICをもてば、ビジュアル用に必要と言われている256階調表示まで十分可能な値になり、従来のアナログ方式および複数フレーム方式のデジタル階調表示とは格段の優位性が生じる。以下に実施例をもってさらに詳細な説明を加える。

【0015】本発明における液晶組成物は、強誘電性を示すもの、ネマチック液晶を主体とするもの、コレステリック液晶を主体とするもの、また混合物としてネマチック液晶を有機樹脂中に分散させたもの、コレステリック液晶を有機樹脂中に分散させたもの、スメクチック液晶を有機樹脂中に分散させたものを用いることができる。

【0016】

【実施例】

「実施例1」本実施例では図6に示すような回路構成を用いた液晶電気光学装置を用いて、画像表示装置である壁掛けテレビを作製したので、その説明を行う。またその際のTFTは、レーザーアニールを用いた多結晶シリコンで、スタガ型とした。

【0017】図6において、符号700はゲート電極、701はソース、702はドレイン、703はNMOS TFT、704は画素電極を表す。

【0018】この回路構成に対応する実際の電極等の配置構成を図7に示している。これらは説明を簡単にする為2×2（またはそれ以下）に相当する部分のみ記載されている。また符号は図6に対応する部分には同一の番号を付した。また705はリードコンタクトを、706は画素コンタクトを示している。さらに実際の駆動信号波形を図5に示す。これも説明を簡単にする為に2×2のマトリクス構成とした場合の信号波形で説明を行う。

【0019】まず、本実施例で使用する液晶パネルの作製方法を図8を使用して説明する。図8(A)において、石英ガラス等の高価でない700℃以下、例えば約600℃の熱処理に耐え得るガラス800上にマグネトロンRF（高周波）スパッタ法を用いてブロッキング層801としての酸化珪素膜を1000～3000Åの厚さに作製する。プロセス条件は酸素100%雰囲気、成膜温度15℃、出力400～800W、圧力0.5Paとした。ターゲットに石英または単結晶シリコンを用いた成膜速度は30～100Å/分であった。

【0020】この上にシリコン膜をプラズマCVD法により珪素膜を作製した。成膜温度は250℃～350℃で行い本実施例では320℃とし、モノシラン(SiH_4)を用いた。モノシラン(SiH_4)に限らず、ジシラン(Si_2H_6)またはトリシラン(Si_3H_8)を用いてもよい。これらをPCVD装置内3Paの圧力に導入し、13.56MHzの高周波電力を加えて成膜した。この際、高周波電力は0.02～0.10W/cm²が適当であり、本実施例では0.055W/cm²を用いた。また、モノシラン(SiH_4)の流量は20SCCMとし、その時の成膜速度は

約120Å/分であった。

【0021】NTFTのスレッショールド電圧(V_{th})を制御するため、ホウ素をジボランを用いて $1 \times 10^{13} \sim 1 \times 10^{19} \text{ cm}^{-3}$ の濃度として成膜中に添加してもよい。またTFTのチャネル領域となるシリコン層の成膜にはこのプラズマCVDだけでなく、スパッタ法、減圧CVD法を用いても良く、以下にその方法を簡単に述べる。

【0022】スパッタ法で行う場合、スパッタ前の背圧を $1 \times 10^{-5} \text{ Pa}$ 以下とし、単結晶シリコンをターゲットとして、アルゴンに水素を20~80%混入した雰囲気で行った。例えばアルゴン20%、水素80%とした。成膜温度は150℃、周波数は13.56MHz、スパッタ出力は400~800W、圧力は0.5Paであった。

【0023】減圧気相法で形成する場合、結晶化温度よりも100~200℃低い450~550℃、例えば530℃でジシラン(Si_2H_6)またはトリシラン(Si_3H_8)をCVD装置に供給して成膜した。反応炉内圧力は30~300Paとした。成膜速度は50~250Å/分であ

った。

【0024】これらの方法によって形成された被膜は、酸素が $5 \times 10^{19} \text{ cm}^{-3}$ 以下であることが好ましい。結晶化を助長させるためには、酸素濃度を $7 \times 10^{19} \text{ cm}^{-3}$ 以下、好ましくは $1 \times 10^{19} \text{ cm}^{-3}$ 以下とすることが望ましいが、少なすぎると、バックライトによりオフ状態のリーク電流が増加してしまうため、この濃度を選択した。この酸素濃度が高いと、結晶化させにくく、レーザーアニール温度を高くまたはレーザーアニール時間を長くしなければならない。水素は $4 \times 10^{19} \text{ cm}^{-3}$ であり、珪素 4×10^{12}

30 cm^{-3} として比較すると1原子%であった。

【0025】また、ソース、ドレインに対してより結晶化を助長させるため、酸素濃度を $7 \times 10^{19} \text{ cm}^{-3}$ 以下、好ましくは $1 \times 10^{19} \text{ cm}^{-3}$ 以下とし、ピクセル構成するTFTのチャネル形成領域のみに酸素をイオン注入法により $5 \times 10^{19} \sim 5 \times 10^{21} \text{ cm}^{-3}$ となるように添加してもよい。

【0026】上記方法によって、アモルファス状態の珪素膜802を500~5000Å、本実施例では1000Åの厚さに成膜した。

【0027】その後、図7(B)に示すように、フォトレジスト803をマスク1を用いてソース・ドレイン領域のみ開孔したパターンを形成した。その上に、プラズマCVD法によりn型の活性層となる珪素膜804を作製した。成膜温度は250℃~350℃で行い本実施例では320℃とし、モノシラン(SiH_4)とモノシランベースのフォスフィン(PH_3)3%濃度のものを用いた。これらをPCVD装置内5Paの圧力に導入し、13.56MHzの高周波電力を加えて成膜した。この際、高周波電力は0.05~0.20W/ cm^2 が適当であり、本実施例では0.120W/ cm^2 を用いた。

【0028】この方法によって出来上がったn型シリコン層の比導電率は $2 \times 10^{-1} (\Omega \text{ cm}^{-1})$ 程度となった。膜厚は50Åとした。その後リフトオフ法を用いて、ソース・ドレイン領域805、806を形成した。その後、マスクP2を用いてNチャネル型薄膜トランジスタ用アイランド領域807を形成した。

【0029】その後XeClエキシマレーザーを用いて、ソース・ドレイン・チャネル領域をレーザーアニールすると同時に、活性層にレーザードーピングを行なった。この時のレーザーエネルギーは、閾値エネルギーが130mJ/ cm^2 で、膜厚全体が溶融するには220mJ/ cm^2 が必要となる。しかし、最初から220mJ/ cm^2 以上のエネルギーを照射すると、膜中に含まれる水素が急激に放出されるために、膜の破壊が起きる。そのために低エネルギーで最初に水素を追い出した後に溶融させる必要がある。本実施例では最初150mJ/ cm^2 で水素の追い出しを行なった後、230mJ/ cm^2 で結晶化をおこなった。

【0030】アニールにより、珪素膜はアモルファス構造から秩序性の高い状態に移り、一部は結晶状態を呈する。特にシリコンの成膜後の状態で比較的秩序性の高い領域は特に結晶化をして結晶状態となろうとする。しかしこれらの領域間に存在する珪素により互いの結合がなされるため、珪素同志は互いにひっぱりあう。レーザーラマン分光により測定すると単結晶の珪素のピーク522 cm^{-1} より低周波側にシフトしたピークが観察される。その見掛け上の粒径は半値巾から計算すると、50~500Åとなっているが、実際はこの結晶性の高い領域は多数あってクラスタ構造を有し、各クラスタ間は互いに珪素同志で結合(アンカリング)がされた構造の被膜を形成させることができた。

【0031】結果として、被膜は実質的にグレインバウンダリ(以下GBという)がないといってもよい状態を呈する。キャリアは各クラスタ間をアンカリングされた箇所を通じ互いに容易に移動し得るため、いわゆるGBの明確に存在する多結晶珪素よりも高いキャリア移動度となる。即ち電子移動度(μ_e)=15~300 $\text{cm}^2/\text{V Sec}$ が得られた。

【0032】この上に酸化珪素膜808をゲイト絶縁膜として500~2000Å例えば1000Åの厚さに形成した。これはブロック層としての酸化珪素膜の作製と同一条件とした。この成膜中に弗素を少量添加し、ナトリウムイオンの固定化をさせてもよい。

【0033】この後、この上側にリンが $1 \sim 5 \times 10^{21} \text{ cm}^{-3}$ の濃度に入ったシリコン膜またはこのシリコン膜とその上にモリブデン(Mo)、タングステン(W)、 MoSi_2 または WSi_2 との多層膜を形成した。これを第3のフォトマスク69にてパターンニングして図8(E)を得た。ゲイト電極809を形成し、例えばチャネル長7 μm 、ゲイト電極としてリンドーフ珪素を0.2 μm 、その上にモリブデ

ンを0.3 μ mの厚さに形成した。

【0034】また、ゲート電極材料としてアルミニウム(A1)を用いた場合、これを第3のフォトマスク3にてパターンニング後、その表面を陽極酸化することで、セルフアライン工法が適用可能なため、ソース・ドレインのコンタクトホールをよりゲートに近い位置に形成することが出来るため、移動度、スレッシュホールド電圧の低減からさらにTFETの特性を上げることができる。

【0035】かくすると、400℃以上にすべての工程で温度を加えることがなくC/TFETを作ることができる。そのため、基板材料として、石英等の高価な基板を用いなくてもよく、本発明の大画面の液晶表示装置にきわめて適したプロセスであるといえる。

【0036】図8(F)において、層間絶縁物810を前記したスパッタ法により酸化珪素膜の形成として行った。この酸化珪素膜の形成はLPCVD法、光CVD法、常圧CVD法を用いてもよい。例えば0.2~0.6 μ mの厚さに形成し、その後、第4のフォトマスク4を用いて電極用の窓811を形成した。その後、さらに、これら全体にアルミニウムを0.3 μ mの厚みにスパッタ法により形成し第5のフォトマスク5を用いてリード812およびコンタクト813を作製した後、表面を平坦化用有機樹脂814例えば透光性ポリイミド樹脂を塗布形成し、再度の電極穴あけを第6のフォトマスク6にて行った。

【0037】さらに、これら全体にITO(インデューム酸化錫)を0.1 μ mの厚みにスパッタ法により形成し第7のフォトマスク7を用いて画素電極815を形成した。このITOは室温~150℃で成膜し、200~400℃の酸素または大気中のアニールにより成就し

た。

【0038】得られたTFETの電気的な特性である移動度は80(cm^2/Vs)、 V_{th} は5.0(V)であった。この様な方法に従って作製された液晶電気光学装置用の一方の基板を得ることが出来た。

【0039】他方の基板の作製方法を図9に示す。ガラス基板900上にポリイミドに黒色顔料を混合したポリイミド樹脂をスピンコート法を用いて1 μ mの厚みに成膜し、第1のフォトマスク11を用いてブラックストライプ901を作製した。その後、赤色顔料を混合したポリイミド樹脂をスピンコート法を用いて1 μ mの厚みに成膜し、第2のフォトマスク12を用いて赤色フィルター902を作製した。同様にして第3のフォトマスク13を用いて緑色フィルター903および第4のフォトマスク14を用いて青色フィルター904を作製した。これらの作製中各フィルターは350℃にて窒素中で60分の焼成を行なった。その後、やはりスピンコート法を用いて、レベリング層905を透明ポリイミドを用いて制作した。

【0040】その後、これら全体にITO(インデュー

ム酸化錫)を0.1 μ mの厚みにスパッタ法により形成し第5のフォトマスク15を用いて共通電極906を形成した。このITOは室温~150℃で成膜し、200~300℃の酸素または大気中のアニールにより成就し、第2の基板を得た。

【0041】前記基板上に、オフセット法を用いて、ポリイミド前駆体を印刷し、非酸化性雰囲気たとえば窒素中にて350℃1時間焼成を行った。その後、公知のラビング法を用いて、ポリイミド表面を改質し、少なくとも初期において、液晶分子を一定方向に配向させる手段を設けた。

【0042】その後、前記第一の基板と第二の基板によって、ネマチック液晶組成物を挟持し、周囲をエポキシ性接着剤にて固定した。基板上のリードにTAB形状の駆動ICと共通信号、電位配線を有するPCBを接続し、外側に偏光板を貼り、透過型の液晶電気光学装置を得た。

【0043】図10に本実施例による電気光学装置の概略構造図を示す。前記の工程にて得た液晶パネル1000を冷陰極管を3本配置した後部照明装置1001と組み合わせて設置を行った。その後、テレビ電波を受信するチューナー1002を接続し、電気光学装置として完成させた。従来のCRT方式の電気光学装置と比べて、平面形状の装置となったために、壁等に設置することも出来る様になった。

【0044】次に本発明を完結させるための、液晶電気光学装置の周辺回路の説明を図11を用いて加える。液晶電気光学装置のマトリクス回路に接続された情報信号側配線1101、1102に駆動回路1103を接続した構成を取っている。駆動回路1103は駆動周波数系で分割すると2つの部分よりなっている。1つは従来の駆動方式と同様のデーターラッチ回路系1104、これはデーター1105を順に転送するための基本クロックCLK1、1106が主な構成であり、1ビット~12ビット並列処理がおこなわれている。他の1つは本発明による構成部分で、階調表示に必要な分割の割合に応じたクロックCLK2、1107とフリップフロップ回路1108、カウンター1109よりなっている。データーラッチ系1104より送られた階調表示データーに応じたパルスカウンター1109で作っている。

【0045】本発明で特徴としているところは、まさにこれらの部分であり、駆動周波数を2種類とることによって、画面書換えのフレーム数を変化させることなく、明快なデジタル階調表示が可能になっていることにある。フレーム数の低下に伴うフリッカーの発生等が回避できるものである。

【0046】かたや走査側の信号線1110、1111に接続された駆動回路1112は、電圧レベル1113より伝達した電位をクロックCLK1114のフリップフロップ回路1115で制御し、選択信号を加える。

【0047】本実施例によるTFTは、移動度を80 * 【0048】
(cm^2/Vs)とすることが出来たため、駆動の周波数を約 【数1】
1MHzまであげることができた。このため、 *

$$\text{階調表示数} = 1\text{MHz} / (400 * 60) = 42$$

駆動周波数

DUTY数

フレーム数

【0049】で計算できる42階調表示まで可能になっている。

【0050】アナログ的な階調表示を行った場合、TFTの特性ばらつきから16階調表示が限界であった。しかしながら、本発明によるデジタル階調表示をおこなった場合、TFT素子の特性ばらつきの影響を受けにくいために、42階調表示まで可能になりカラー表示では74,088色の多彩であり微妙な色彩の表示が実現できている。

【0051】「実施例2」本実施例では、対角1インチを有する液晶電気光学装置を用いた、ビデオカメラ用ビューファインダーを作製し、本発明を実施したので説明を加える。

【0052】本実施例では、画素数が387×128の構成にして、低温プロセスによるアモルファスTFTを用いた素子を形成し、ビューファインダーを構成した。本実施例で使用する液晶表示装置の作製方法を図12を使用して説明する。図12(A)において、青板ガラス等の安価なガラス1200上にマグネトロンRF(高周波)スパッタ法を用いてブロッキング層1201としての酸化珪素膜を1000~3000Åの厚さに作製する。プロセス条件は酸素100%雰囲気、成膜温度15℃、出力400~800W、圧力0.5Paとした。ターゲットに石英または単結晶シリコンを用いた成膜速度は30~100Å/分であった。

【0053】この後、この上側にリンが $1 \sim 5 \times 10^{13} \text{cm}^{-2}$ の濃度に入ったシリコン膜またはこのシリコン膜とその上にモリブデン(Mo)、タングステン(W)、 MoSi_2 または WSi_2 との多層膜を形成した。これを第1のフォトマスク21にてパターンニングしてゲート電極1202を形成し、図12(A)を得た。本実施例では、チャンネル長は10μm、ゲート電極としてリンドープ珪素を0.2μm、その上にモリブデンを0.3μmの厚さに形成した。

【0054】また、ゲート電極材料としてアルミニウム(Al)を用いた場合、これを第1のフォトマスク21にてパターンニング後、その表面を陽極酸化することにより、ゲート電極上の絶縁膜またはチャンネル領域にヒロック、ボイド等が発生せず、移動度、スレッショールド電圧の低減からさらにTFTの特性を上げることができる。

【0055】この上に酸化珪素膜をゲイト絶縁膜1203として500~2000Å例えば1000Åの厚さに形成した。これはブロッキング層としての酸化珪素膜の作製と同一条件とした。この成膜中に弗素を少量添加し、ナトリウムイオンの固定化をさせてもよい。

【0056】この上にアモルファスシリコン膜をプラズマCVD法により形成した。プラズマCVD法により珪素膜を作製する場合、温度は例えば300℃とし、モノシラン(SiH_4)またはジシラン(Si_2H_6)を用いた。これらをPCVD装置内に導入し、13.56MHzの高周波電力を加えて成膜した。

【0057】この方法によって形成された被膜は、酸素が $5 \times 10^{13} \text{cm}^{-3}$ 以下であることが好ましい。この酸素濃度が高いと移動度が低下し、また少なすぎると、バックライトによりオフ状態のリーク電流が増加してしまう。そのため $4 \times 10^{13} \sim 4 \times 10^{15} \text{cm}^{-3}$ の範囲とした。水素は $4 \times 10^{19} \text{cm}^{-3}$ であり、珪素 $4 \times 10^{21} \text{cm}^{-3}$ として比較すると1原子%であった。前記方法によって、アモルファス状態の珪素膜を500~5000Å、例えば1500Åの厚さに作製した。

【0058】その後、リフトオフ法を用いてコンタクト領域を形成するためのレジスト1204を第2のフォトマスク22で作製し、その上部にプラズマCVD法によってn型の活性層となる珪素膜1205を作製した。成膜温度は250℃~350℃で行い本実施例では320℃とし、モノシラン(SiH_4)とモノシランベースのフォスフィン(PH_3)1%濃度のものを用いた。加えて水素(H_2)をそれぞれ5:3:20の割合で、PCVD装置内5Paの圧力で導入し、13.56MHzの高周波電界を加えて成膜した。この際、高周波電力は0.05~0.20W/ cm^2 が適当であり、本実施例では0.120W/ cm^2 を用いた。

【0059】この方法によって出来上がったn型の活性層となる珪素膜1205の比導電率は $2 \times 10^{-1} [\Omega \text{cm}^{-1}]$ 程度となった。膜厚は50Åとした。その後、リードおよびコンタクト電極として、Alをスパッタ法で3000Å成膜1206し、その後リフトオフ法によって余分な部分を取り除き、ソース1207およびドレイン1208領域を形成した。

【0060】その後、第3のマスク23でアイランド上に個々のTFT1209を形成後、さらに、図12

(D)に示す如く表面を平坦化用有機樹脂1210例えば透光性ポリイミド樹脂を塗布形成し、再度の電極穴あけをフォトマスク24にて行った。

【0061】出力端を液晶装置の一方の画素の電極を透明電極としてそれに連結するため、スパッタ法によりITO(インジウム・スズ酸化膜)を形成した。それをフォトマスク25によりエッチングし、電極1211を構成させた。このITOは室温～150℃で成膜し、200～400℃の酸素または大気中のアニールにより成就した。かくの如くにしてNTFT1209と透明導電膜の電極1211とを同一ガラス基板1200上に作製した。得られたTFTの電気的な特性の移動度は0.2 (cm²/Vs)、V_{th}は5.3 (V)であった。

【0062】次に絶縁基板上に「実施例1」と同様の方法を用いて、カラーフィルターおよび透明導電膜ITOを1000Å成膜し、第二の基板を得た。

【0063】前記基板上に、オフセット法を用いて、ポリイミド前駆体を印刷し、非酸化性雰囲気たとえば窒素中にて350℃1時間焼成を行った。その後、公知のラ*

$$\text{階調表示数} = 100 \text{ KHz} / (128 * 60) = 13$$

駆動周波数

【0067】で計算できる、13階調表示まで可能になっている。例えば384×128ドットの49、152組のTFTを50mm角(300mm角基板から36枚の多面取り)に作成した液晶電気光学装置に対し通常のアナログ的な階調表示を行った場合、アモルファスTFTの特性ばらつきが約±10%存在するために、8階調表示に限界であった。しかしながら、本発明によるデジタル階調表示をおこなった場合、TFT素子の特性ばらつきの影響を受けにくいために、13階調表示以上まで可能になりカラー表示では2、207色の多彩であり微妙な色彩の表示が実現できている。

【0068】「実施例3」本実施例では、図13に示す様なプロジェクション型画像表示装置を作製したので説明を加える。

【0069】本実施例では3枚の液晶電気光学装置1300を使用して、プロジェクション型画像表示装置用造映部を組み立てている。その一つ一つは640×480ドットの構成を有し、対角4インチの中に307、200画素を作製した。1画素当りの大きさは127μm角とした。

【0070】プロジェクション型画像表示装置の構成として、液晶電気光学装置1300を光の3原色である赤・緑・青色用に分割して設置しており、赤色フィルター1301、緑色フィルター1302、青色フィルター1303と、反射板1304、150Wのメタルハライド

*ビング法を用いて、ポリイミド表面を改質し、少なくとも初期において、液晶分子を一定方向に配向させる手段を設けて第一および第二の基板とした。

【0064】その後、前記第一の基板と第二の基板によって、ネマチック液晶組成物を挟持し、周囲をエポキシ性接着剤にて固定した。基板上のリードはそのピッチが46μmと微細なため、COG法を用いて接続をおこなった。本実施例ではICチップ上に設けた金パンプをエポキシ系の銀パラジウム樹脂で接続し、ICチップと基板間を固着と封止を目的としたエポキシ変成アクリル樹脂にて埋めて固定する方法を用いた。その後、外側に偏光板を貼り、透過型の液晶表示装置を得た。

【0065】本実施例によるTFTは、移動度をアモルファス状態でありながら0.2 (cm²/Vs)とすることが出来たため、駆動の周波数を約100KHzまであげることができた。このため、

【0066】

【数2】

DUTY数 フレーム数

系光源1307とフォーカス用光学系1308より構成されている。

【0071】本実施例の電気光学装置に用いた液晶電気光学装置の基板は、NMOS構成のマトリクス回路を有する基板とした。低温プロセスによる高移動度TFTを用いた素子を形成し、プロジェクション型液晶電気光学装置を構成した。本実施例で使用する液晶表示装置の作製方法を図14を使用して説明する。図14(A)において、石英ガラス等の高価でない700℃以下、例えば約600℃の熱処理に耐え得るガラス1400上にマグネトロンRF(高周波)スパッタ法を用いてブロッキング層1401としての酸化珪素膜を1000～3000Åの厚さに作製する。プロセス条件は酸素100%雰囲気、成膜温度15℃、出力400～800W、圧力0.5Paとした。ターゲットに石英または単結晶シリコンを用いた成膜速度は30～100Å/分であった。

【0072】この上にシリコン膜をLPCVD(減圧気相)法、スパッタ法またはプラズマCVD法により形成した。減圧気相法で形成する場合、結晶化温度よりも100～200℃低い450～550℃、例えば530℃でジシラン(Si₂H₆)またはトリシラン(Si₃H₈)をCVD装置に供給して成膜した。反応炉内圧力は30～300Paとした。成膜速度は50～250Å/分であった。PTFTとNTFTとのスレッショールド電圧(V_{th})に概略同一に制御するため、ホウ素をジボランを用

いて $1 \times 10^{15} \sim 1 \times 10^{18} \text{ cm}^{-3}$ の濃度として成膜中に添加してもよい。

【0073】スパッタ法で行う場合、スパッタ前の背圧を $1 \times 10^{-3} \text{ Pa}$ 以下とし、単結晶シリコンをターゲットとして、アルゴンに水素を20～80%混入した雰囲気で行った。例えばアルゴン20%、水素80%とした。成膜温度は150℃、周波数は13.56MHz、スパッタ出力は400～800W、圧力は0.5Paであった。

【0074】プラズマCVD法により珪素膜を作製する場合、温度は例えば300℃とし、モノシラン(SiH_4)またはジシラン(Si_2H_6)を用いた。これらをPCVD装置内に導入し、13.56MHzの高周波電力を加えて成膜した。

【0075】これらの方法によって形成された被膜は、酸素が $5 \times 10^{15} \text{ cm}^{-3}$ 以下であることが好ましい。この酸素濃度が高いと、結晶化させにくく、熱アニール温度を高くまたは熱アニール時間を長くしなければならない。また少なすぎると、バックライトによりオフ状態のリーク電流が増加してしまふ。そのため $4 \times 10^{19} \sim 4 \times 10^{21} \text{ cm}^{-3}$ の範囲とした。水素は $4 \times 10^{19} \text{ cm}^{-3}$ であり、珪素 $4 \times 10^{21} \text{ cm}^{-3}$ として比較すると1原子%であった。

【0076】上記方法によって、アモルファス状態の珪素膜を500～5000Å、例えば1500Åの厚さに作製の後、450～700℃の温度にて12～70時間非酸化物雰囲気にて中温の加熱処理、例えば水素雰囲気下にて600℃の温度で保持した。珪素膜の下基板表面にアモルファス構造の酸化珪素膜が形成されているため、この熱処理で特定の核が存在せず、全体が均一に加熱アニールされる。即ち、成膜時はアモルファス構造を有し、また水素は単に混入しているのみである。

【0077】アニールにより、珪素膜はアモルファス構造から秩序性の高い状態に移り、一部は結晶状態を呈する。特にシリコンの成膜後の状態で比較的秩序性の高い領域は特に結晶化をして結晶状態となろうとする。しかしこれらの領域間に存在する珪素により互いの結合がなされるため、珪素同志は互いにひっぱりあう。レーザラマン分光により測定すると単結晶の珪素のピーク522 cm^{-1} より低周波側にシフトしたピークが観察される。その見掛け上の粒径は半値巾から計算すると、50～500Åとマイクロクリスタルのようにになっているが、実際はこの結晶性の高い領域は多数あってクラスタ構造を有し、各クラスタ間には互いに珪素同志で結合(アンカリング)がされたセミアモルファス構造の被膜を形成させることができた。

【0078】結果として、被膜は実質的にグレインバウンダリ(以下GBという)がないといってもよい状態を呈する。キャリアは各クラスタ間をアンカリングされた箇所を通じ互いに容易に移動し得るため、いわゆるGBの明確に存在する多結晶珪素よりも高いキャリア移動度と

なる。即ちホール移動度(μ_h)=10～200 $\text{cm}^2/\text{V Sec}$ 、電子移動度(μ_e)=15～300 $\text{cm}^2/\text{V Sec}$ が得られる。

【0079】他方、上記の如き中温でのアニールではなく、900～1200℃の高温アニールにより被膜を多結晶化すると、核からの固相成長により被膜中の不純物の偏析がおきて、GBには酸素、炭素、窒素等の不純物が多くなり、結晶中の移動度は大きい、GBでのバリア(障壁)を作ってそこでのキャリアの移動を阻害してしまう。結果として10 cm^2/Vsec 以上の移動度がなかなか得られないのが実情である。即ち、本実施例ではかくの如き理由により、セミアモルファスまたはセミクリスタル構造を有するシリコン半導体を用いている。

【0080】図14(A)において、珪素膜を第1のフォトマスク31にてフォトリソを施し、TFT用の領域1402(チャネル巾20 μm)を作製した。

【0081】この上に酸化珪素膜をゲート絶縁膜1403として500～2000Å例えば1000Åの厚さに形成した。これはブロッキング層としての酸化珪素膜の作製と同一条件とした。この成膜中に弗素を少量添加し、ナトリウムイオンの固定化をさせてもよい。

【0082】この後、この上側にリンが $1 \sim 5 \times 10^{13} \text{ cm}^{-3}$ の濃度に入ったシリコン膜またはこのシリコン膜とその上にモリブデン(Mo)、タングステン(W)、 MoSi_2 または WSi_2 との多層膜を形成した。これを第2のフォトマスク32にてパターニングして図14(B)に示すように、ゲート電極1404を形成した。本実施例では、チャネル長は10 μm 、ゲート電極としてリンドーパ珪素を0.2 μm 、その上にモリブデンを0.3 μm の厚さに形成した。図14(C)において、ソース1405、ドレイン1406としてリンを $1 \sim 5 \times 10^{13} \text{ cm}^{-3}$ のドーザ量でイオン注入法により添加した。

【0083】また、ゲート電極材料としてアルミニウム(Al)を用いた場合、これを第2のフォトマスク32にてパターニング後、その表面を陽極酸化することで、セルフアライン工法が適用可能なため、ソース・ドレインのコンタクトホールをよりゲートに近い位置に形成することが出来るため、移動度、スレッショールド電圧の低減からさらにTFTの特性を上げることができる。

【0084】次に、600℃にて10～50時間再び加熱アニールを行った。ソース1405、ドレイン1406の不純物を活性化して N^+ として作製した。またゲート電極1404下にはチャネル形成領域1407がセミアモルファス半導体として形成されている。

【0085】かくすると、セルフアライン方式でありながらも、700℃以上にすべての工程で温度を加えることなくNTFTを作ることができる。そのため、基板材料として、石英等の高価な基板を用いなくてもよく、本発明の大画面の液晶表示装置にきわめて適したプロセスである。

【0086】本実施例では熱アニールは図14(A)、(C)で2回行った。しかし図14(A)のアニールは求める特性により省略し、双方を図14(C)のアニールにより兼ね製造時間の短縮を図ってもよい。図14(D)において、層間絶縁物1408を前記したスパッタ法により酸化珪素膜の形成として行った。この酸化珪素膜の形成はLPCVD法、光CVD法、常圧CVD法を用いてもよい。例えば0.2~0.6μmの厚さに形成し、その後、フォトリソマスク33を使って電極用の窓1409を形成した。さらに、図14(E)に示す如くこれら全体にアルミニウムをスパッタ法により形成し、リード1410、およびコンタクト1411をフォトリソマスク34を用いて作製した後、表面を平坦化用有機樹脂1412例えば透光性ポリイミド樹脂を塗布形成し、再度の電極穴あけをフォトリソマスク35にて行った。

【0087】出力端を液晶装置の一方の画素の電極を透明電極としてそれに連結するため、スパッタ法によりITO(インジウム・スズ酸化膜)を形成した。それをフォトリソマスク36によりエッチングし、電極1413を構成させた。このITOは室温~150℃で成膜し、200~400℃の酸素または大気中のアニールにより成就した。かくの如くにしてNTFT1402と透明導電膜の電極1413とを同一ガラス基板1400上に作製した。得られたTFTの電気的な特性の移動度は120 (cm²/Vs)、V_{th}は5.0(V)であった。 *

$$\text{階調表示数} = 2.5 \text{ MHz} / (480 \times 60) = 86 \text{ 階調表示}$$

..... 駆動周波数 走査線数 フレーム数

【0092】で計算できる、86階調まで表示まで可能になっている。

【0093】従って、本実施例によるデジタル階調表示をおこなった場合、TFT素子の特性ばらつきの影響を受けにくいために、64階調表示まで可能になりカラー表示ではなんと262,144色の多彩であり微妙な色彩の表示が実現できている。

【0094】テレビ映像の様なソフトを映す場合、例えば同一色からなる「岩」でもその微細な窪み等にあたる光の加減から微妙に色合いが異なる。自然の色彩に近い表示を行おうとした場合、16階調では困難を要し、これらの微妙な窪みの表現には向かない。本発明による階調表示によって、これらの微細な色調の変化を付けることが可能になった。

【0095】この液晶電気光学は、図13に示したフロント型のプロジェクションテレビだけでなく、リヤ型のプロジェクションテレビにも使用が出来る。

【0096】

【実施例4】本実施例では、図16に示すような反射型の液晶分散型表示装置を用いた携帯用コンピューター用

*【0088】図15に構造の概略を示す。該基板上1500に、フマル酸系高分子樹脂とネマチック液晶を65:35の割合で共通溶媒であるキシレンに溶解させた混合物をダイキャスト法を用いて10μmの厚さに形成した。その後窒素雰囲気中120℃で180分で溶媒を取り除いて液晶分散層1501を形成した。この場合、大気圧よりも若干減圧にすると、タクトタイムの短縮はかれることがわかった。

【0089】その後、スパッタ法によりITO(インジウム・スズ酸化膜)を形成し、対向電極212を得た。このITOは室温~150℃で成膜した。その後印刷法を用いて、透光性のシリコン樹脂を30μmの厚みで塗布し、100℃で30分焼成し、液晶電気光学装置を得た。

【0090】本実施例に用いた駆動用ICの機能構成は「実施例1」と同様である。640×480ドットの307,200組のTFTを300mm角に作成した液晶電気光学装置に対し通常のアナログ的な階調表示を行った場合、TFTの特性ばらつきが約±10%存在するために、16階調表示が限界であった。本実施例によるTFTは駆動周波数を2.5MHzまであげることが出来たため、

【0091】

【数3】

電気光学装置を作製したので説明を加える。

【0097】本実施例に使用した第一の基板は、「実施例1」と同一工程で作成した物を用いた。図15に示された液晶電気光学装置を用いて本実施例を説明する。基板上1500に、フマル酸系高分子樹脂と黒色色素を15%混合させたネマチック液晶を65:35の割合で共通溶媒であるキシレンに溶解させた混合物をダイキャスト法を用いて10μmの厚さに形成し、その後窒素雰囲気中120℃で180分溶媒を取り除いて液晶分散層1501を形成した。

【0098】ここで、黒色色素を用いたため、分散型液晶表示では困難であった平面ディスプレイも、光の散乱時(無電界時)に黒色がでて、透過時(電界印加時)に白色を表示出来、紙上に書いた文字のような表示が可能になっている。

【0099】またこの逆の構造として、黒色色素を混入せず、散乱時に白色を表現し、透過時に黒色を表現することも可能である。ただしこの際には、以下に示す裏面側を黒色にする必要がある。これもまた紙上に書いた文字のような表示が可能になっている。

【0100】その後、スパッタ法によりITO（インジウム・スズ酸化膜）を形成し、対向電極1502を得た。このITOは室温～150℃で成膜した。その後印刷法を用いて、白色のシリコン樹脂を55μmの厚みで塗布し、100℃で90分焼成し、液晶電気光学装置を得た。

【0101】

【発明の効果】本発明では、従来のアナログ方式の階調表示に対し、デジタル方式の階調表示を独立した2つの駆動周波数を用いて行うことを特徴としている。その効果として、例えば640×400ドットの画素数を有する液晶電気光学装置を想定したばあい、合計256,000個のTFTすべての特性ばらつき無く作製することは、非常に困難を有し、現実的には量産性、歩留りを考慮すると、16階調表示が限界と考えられているのに対し印加電圧レベルを明確にするために、アナログ値では無く、基準電圧値を信号としてコントローラ側から入力し、その基準信号をTFTに接続するタイミングをデジタル値で制御することによって、TFTに印加される電圧を制御することで、TFTの特性ばらつきをカバーする方法を本発明ではとっている事の特徴としていることから、明快なデジタル階調表示が可能になっていることにある。

【0102】また、駆動周波数を2種類とることによって、画面書換えのフレーム数を変化させることなく、明快なデジタル階調表示が可能になっていることにある。フレーム数の低下に伴うフリッカーの発生等が回避できるものである。

【0103】本発明によるデジタル階調表示をおこなった場合、TFT素子の特性ばらつきの影響を受けにくいために、64階調程度まで可能になりカラー表示ではなんと262,144色の多彩であり微妙な色彩の表示が実現できている。テレビ映像の様なソフトを映す場合、*

*例えば同一色からなる「岩」でもその微細な窪み等から微妙に色合いが異なる。自然の色彩に近い表示を行おうとした場合、16階調4096色では困難を要する。本発明による階調表示によって、これらの微細な色調の変化を付けることが可能になった。

【図面の詳細な説明】

【図1】ネマチック液晶の電気光学特性を示す。

【図2】ポリシリコンとアモルファスシリコンによるTFTの電気特性を示す。

【図3】従来例によるマトリクス回路を示す。

【図4】従来例による駆動波形を示す。

【図5】本発明による駆動波形を示す。

【図6】本実施例によるマトリクス回路を示す。

【図7】本実施例による素子の平面構造を示す。

【図8】本実施例によるTFTのプロセスを示す。

【図9】本実施例による対向電極の工程を示す。

【図10】本実施例による液晶表示装置（テレビ）の構成を示す。

【図11】本実施例による駆動回路のシステム構成を示す。

【図12】本実施例によるTFTのプロセスを示す。

【図13】本実施例によるプロジェクション方式の液晶電気光学装置の構造を示す。

【図14】本実施例によるTFTのプロセスを示す。

【図15】本実施例による液晶電気光学装置の断面図を示す。

【図16】本実施例による携帯型コンピューターの構成を示す。

【符号の説明】

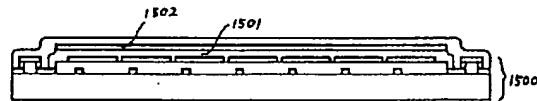
501 単位時間

503 電界変化

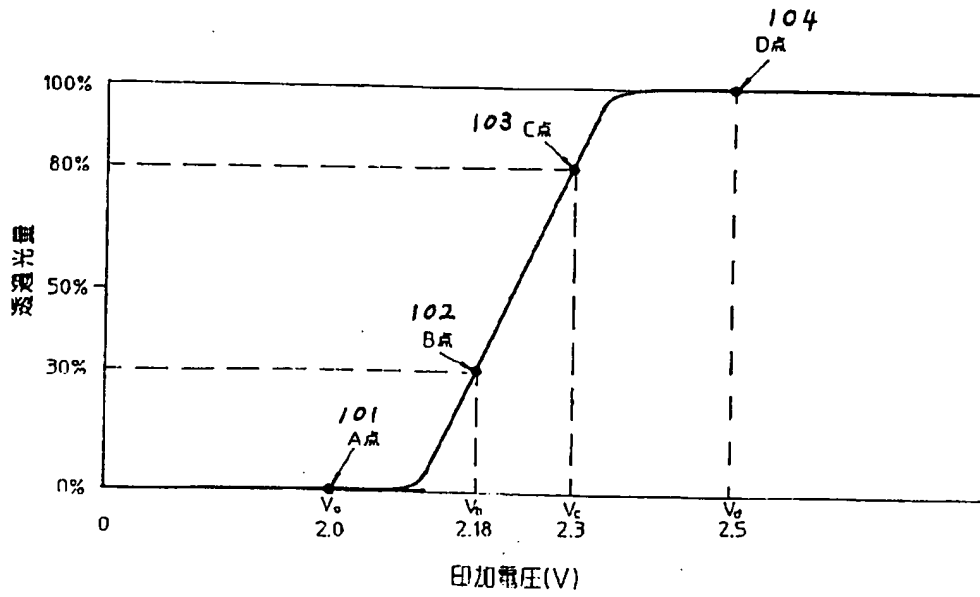
505 電界変化

507 電界変化

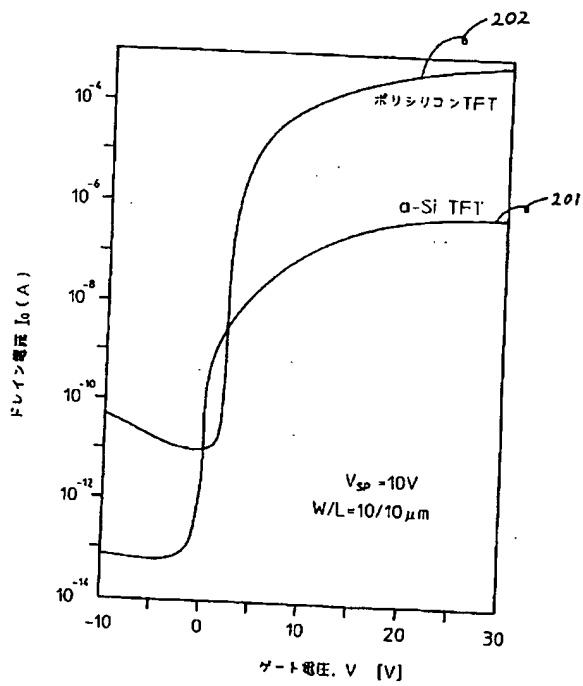
【図15】



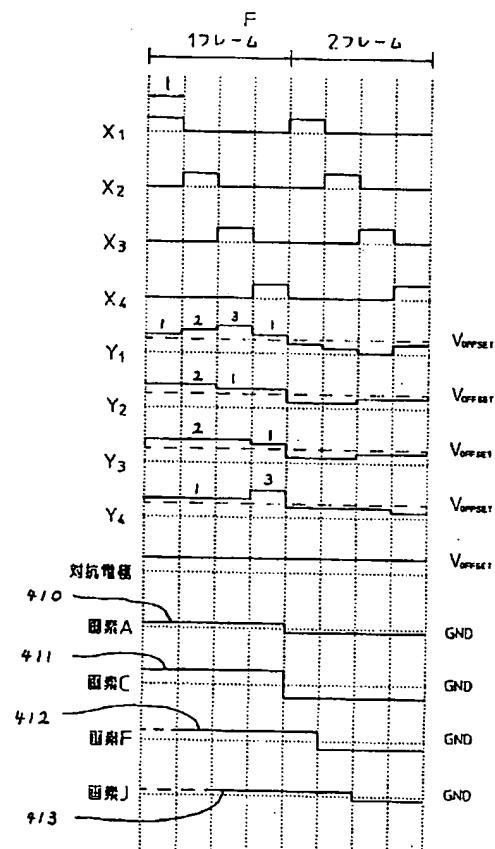
【図1】



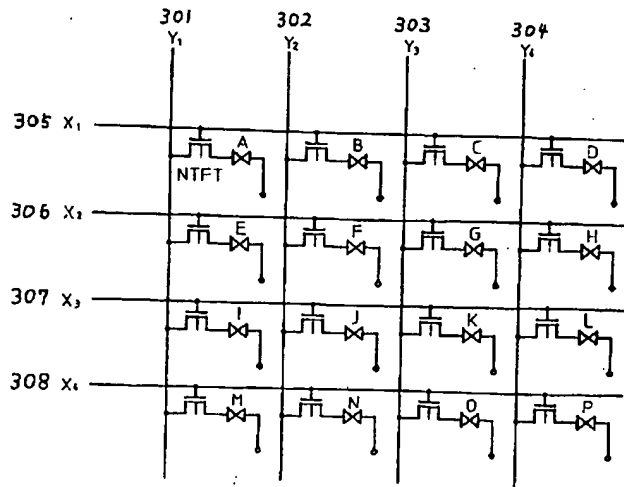
【図2】



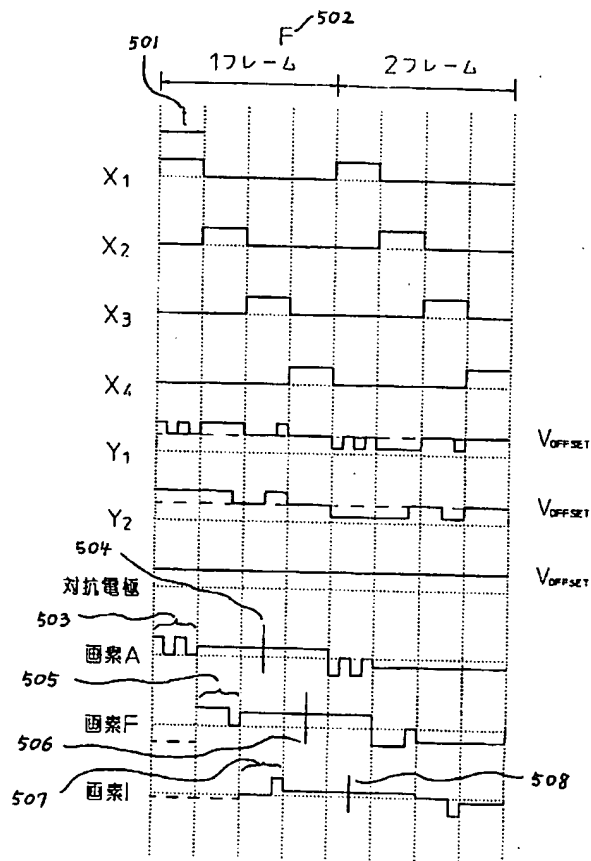
【図4】



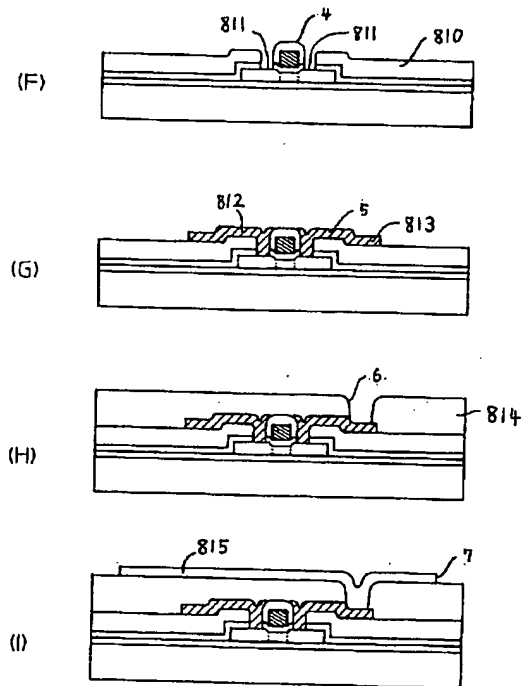
【図3】



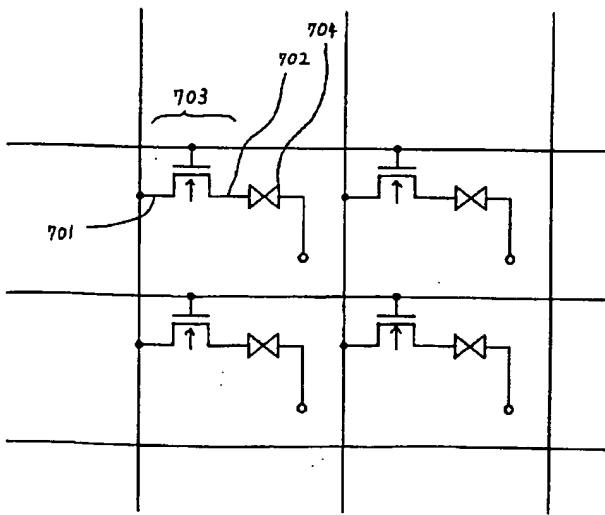
【図5】



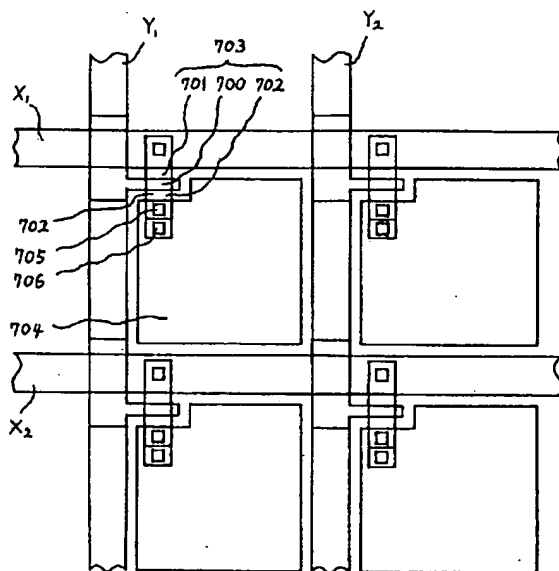
【図8】



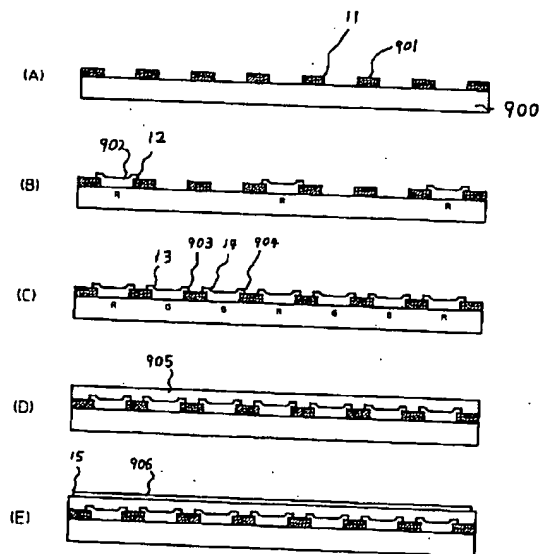
【図6】



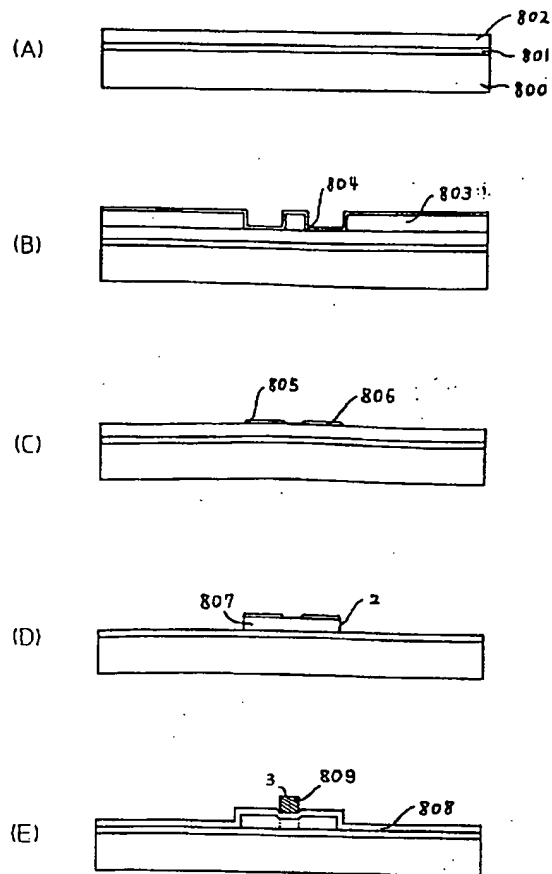
【図7】



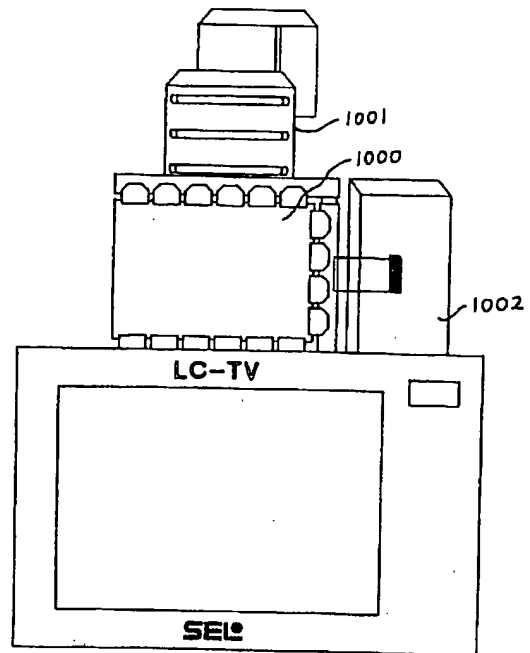
【図9】



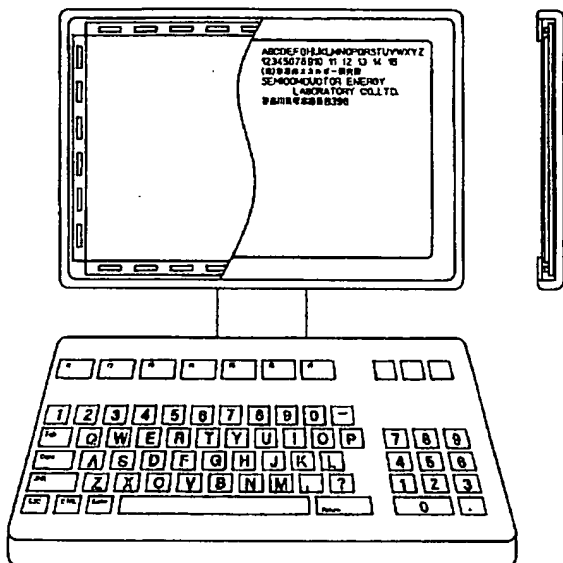
【図8】



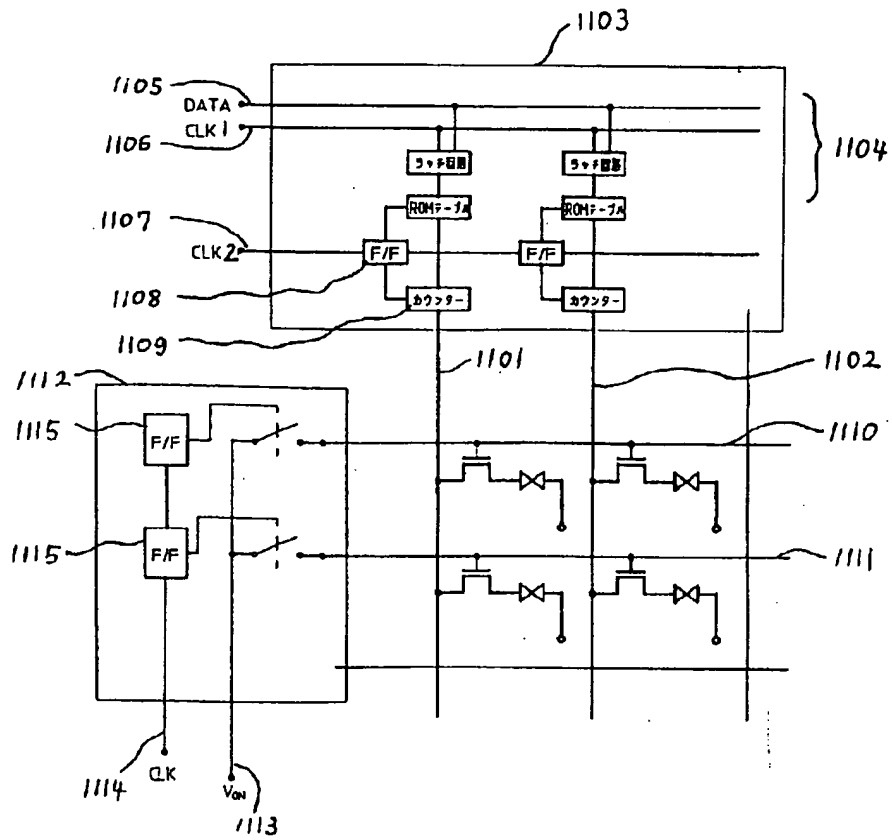
【図10】



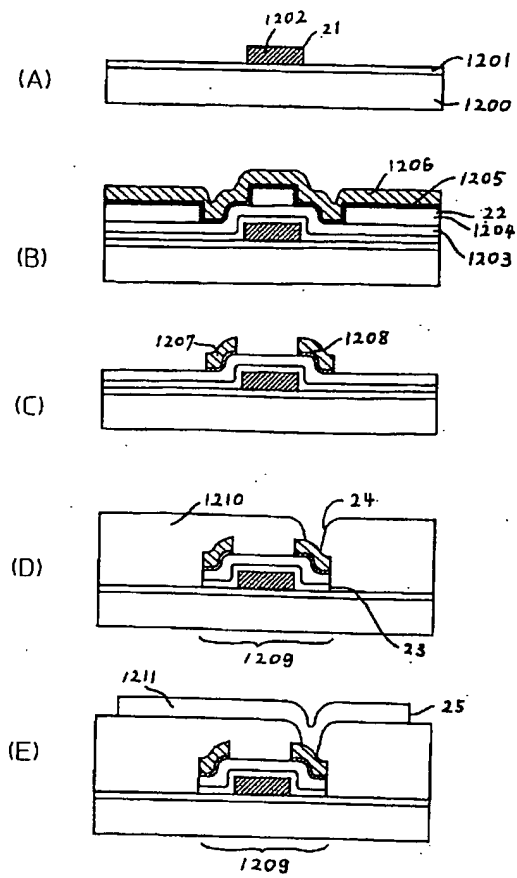
【図16】



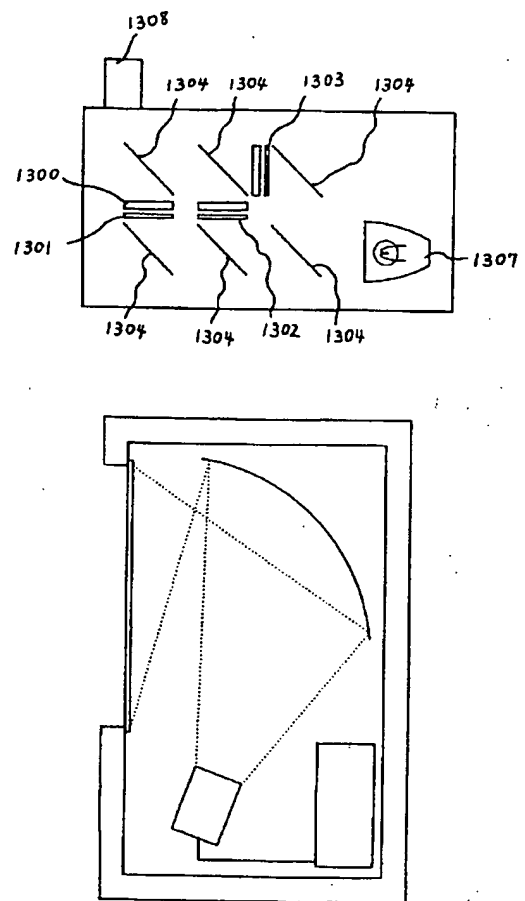
【圖 11】



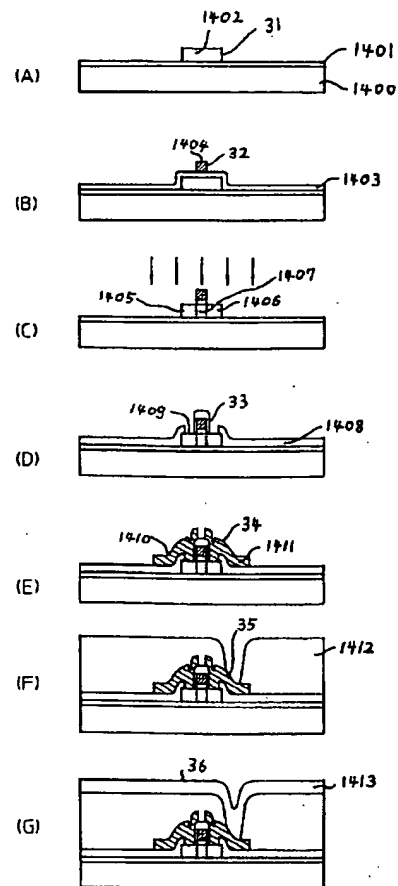
【図12】



【図13】



【図14】



【手続補正書】

【提出日】平成5年4月15日

【手続補正1】

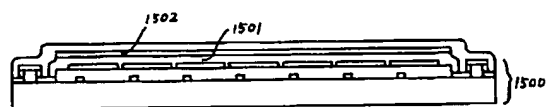
【補正対象書類名】図面

* 【補正対象項目名】全図

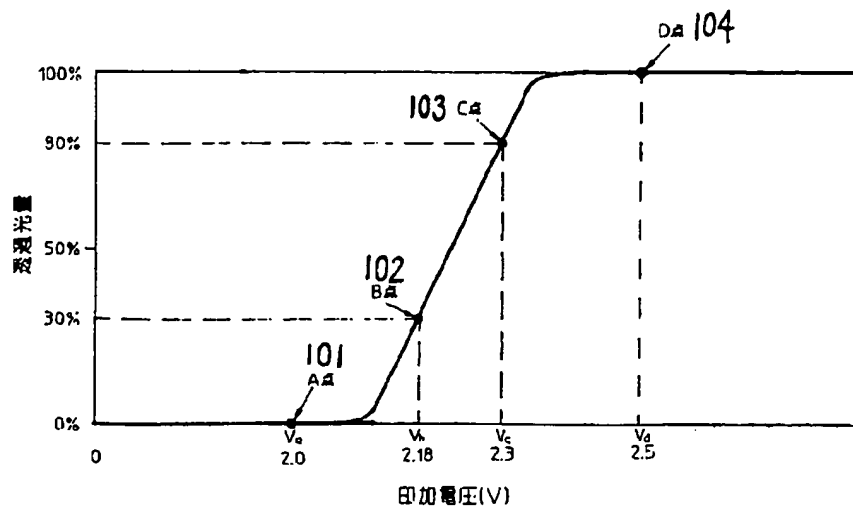
【補正方法】変更

* 【補正内容】

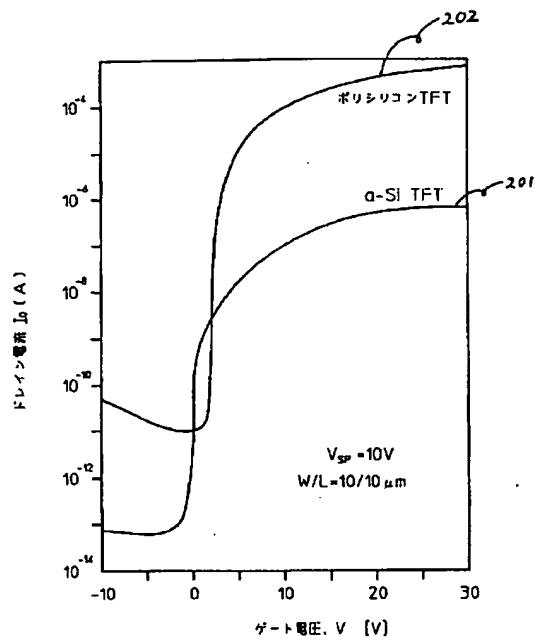
【図15】



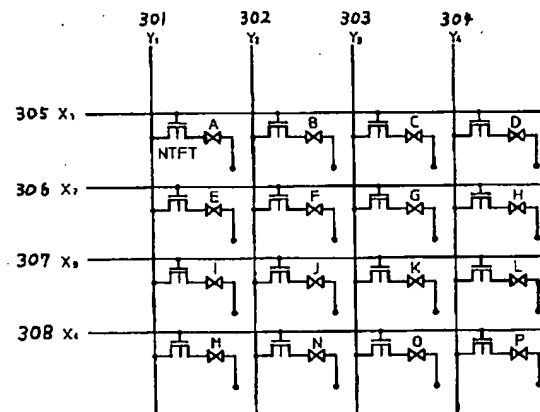
【図1】



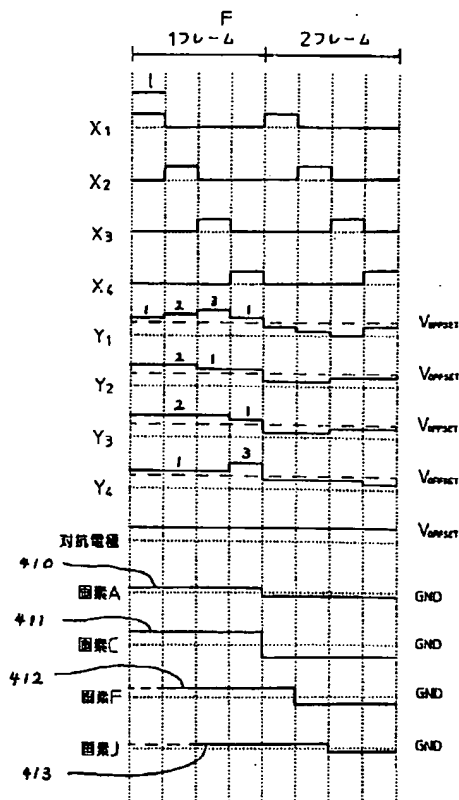
【図2】



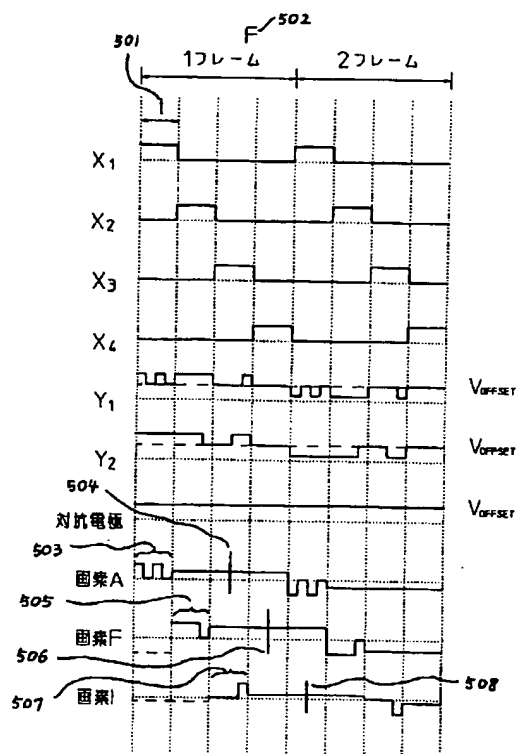
【図3】



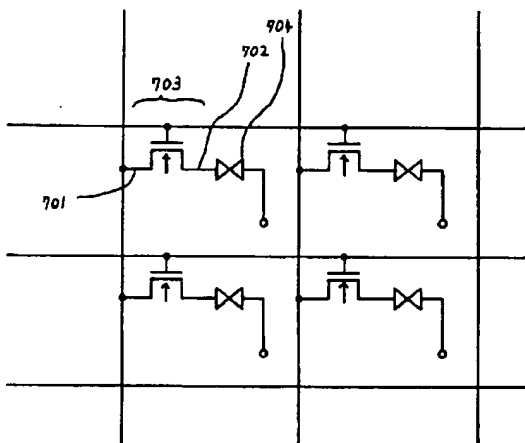
【図4】



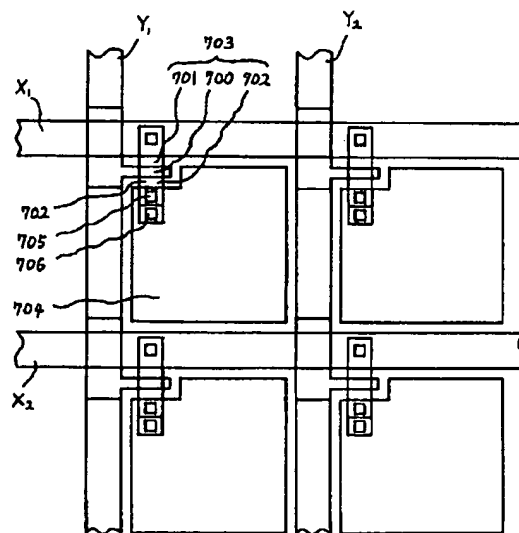
【図5】



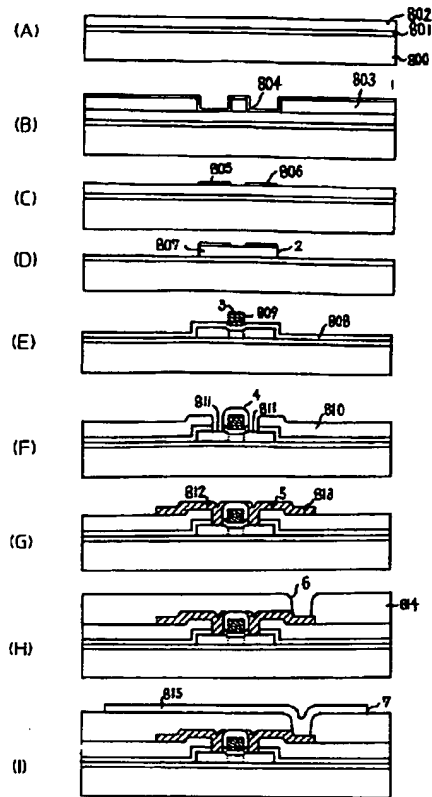
【図6】



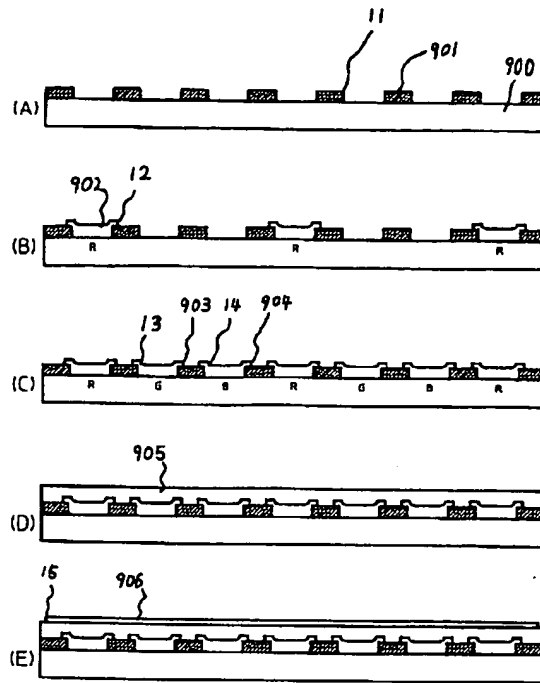
【図7】



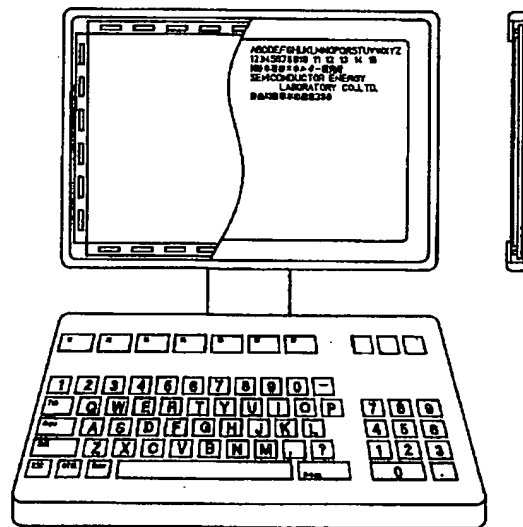
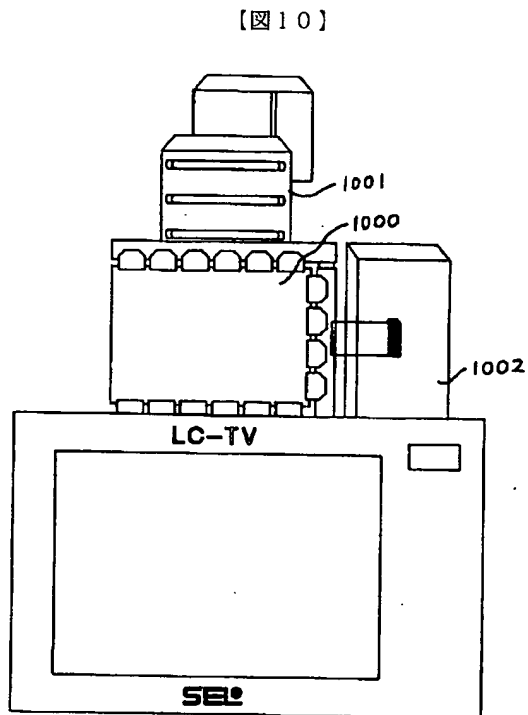
【図8】



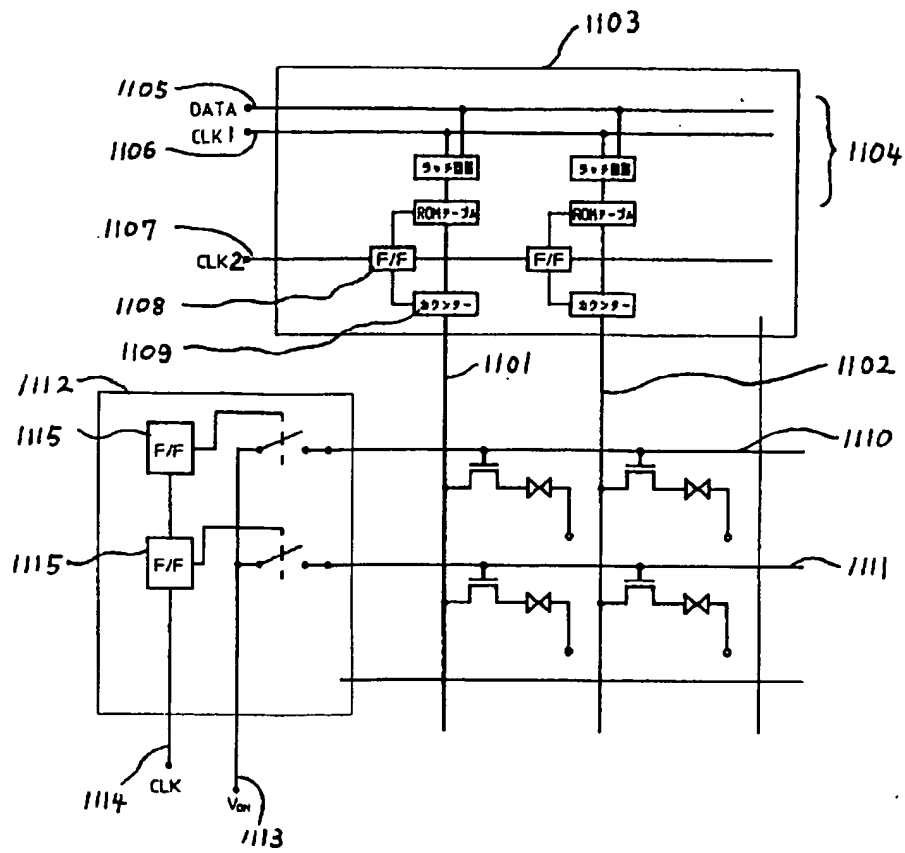
【図9】



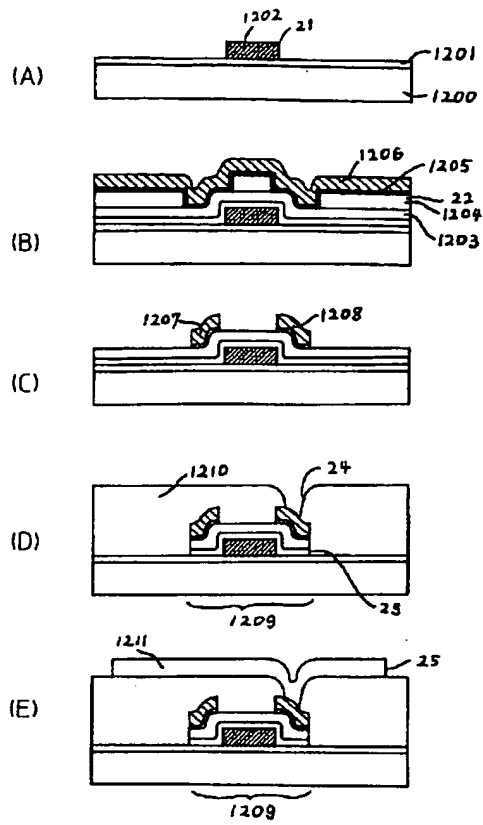
【図16】



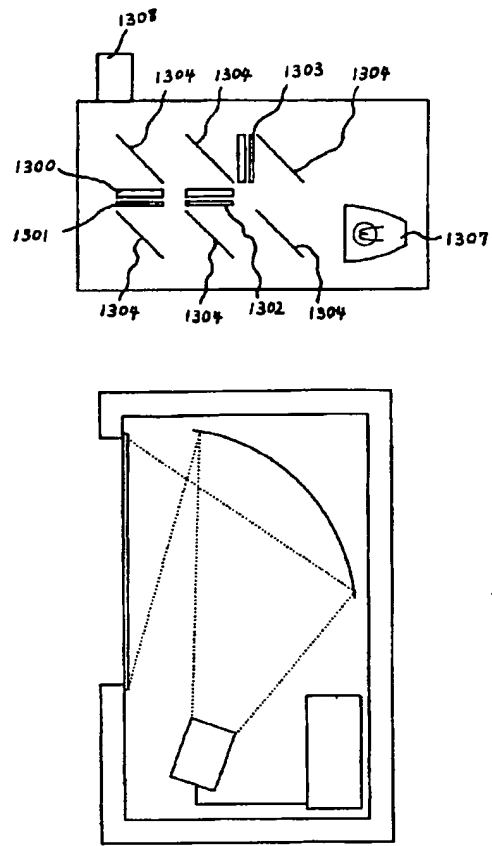
【図11】



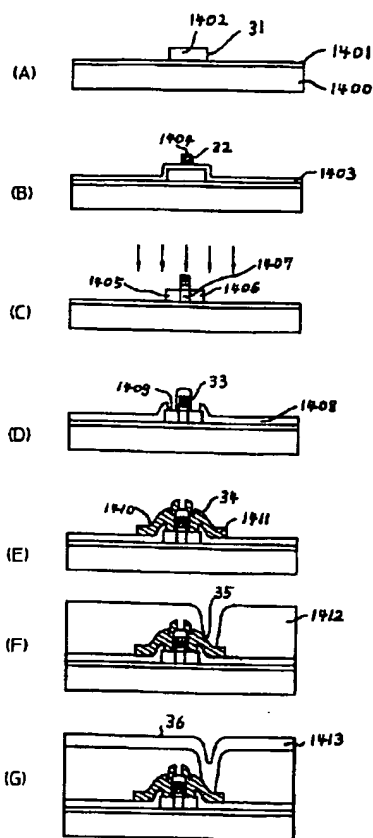
【図12】



【図13】



【図14】



フロントページの続き

(51)Int.Cl.³

G 0 9 G 3/36

H 0 1 L 29/784

識別記号

庁内整理番号

F I

技術表示箇所

7319-5G